

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 54-104286

(43)Date of publication of application : 16.08.1979

(51)Int.Cl.

H01L 21/60

H01L 21/88

H01L 23/50

(21)Application number : 53-011264

(71)Applicant : MATSUSHITA ELECTRIC IND CO
LTD

(22)Date of filing : 02.02.1978

(72)Inventor : TAKAGI YOSHIYUKI

(54) INTEGRATED CIRCUIT DEVICE

(57)Abstract:

PURPOSE: To reduce input terminals of a package in number by deciding input states without changing a mask and extra connections, when an IC designed being given generality is used in several limited states.

CONSTITUTION: On the semiconductor substrate, input pad 1 is made via the insulation film and pads 2 and 3 are also made closely to both sides. By an IC mask pattern, pad 2 is connected to the earth potential VSS line inside of the IC, and pad 3 to the power potential VDD line inside of the IC. Adhering a metal ball with a nail head to position A makes it possible to apply VSS to input pad 1, and adhering a metal ball to position C makes it possible to apply VDD. When an external input signal is applied to pad 1, an ordinal line connection is made at position B. In this way, the remarkable effect of mounting on various products of the IC can be obtained.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑨日本国特許庁(JP)

⑩特許出願公開

⑫公開特許公報(A)

昭54—104286

⑪Int. Cl.²

H 01 L 21/60

H 01 L 21/88

H 01 L 23/50

識別記号

⑬日本分類

99(5) C 13

99(5) C 21

99(5) H 0

庁内整理番号

6684—5F

7210—5F

7357—5F

⑭公開 昭和54年(1979)8月16日

発明の数 1

審査請求 未請求

(全 4 頁)

⑭集積回路装置

門真市大字門真1006番地 松下
電器産業株式会社内

⑮特 願 昭53—11264

⑯出 願 人 松下電器産業株式会社

⑰出 願 昭53(1978)2月2日

門真市大字門真1006番地

⑱発 明 者 高木善之

⑲代 理 人 弁理士 中尾敏男 外1名

明 細 書

1. 発明の名称

集積回路装置

2. 特許請求の範囲

(1) 集積回路上の第一のパッドに近接して第二、第三のパッドを設け、この第二、第三のパッドに異なる二つの電気信号を上記集積回路内より付与し、上記第一と第二のパッド或いは第一と第三のパッドを電気的に接続し、上記第一のパッドに上記異なる二つの電気信号のうちの一方を印加することを特徴とする集積回路装置。

(2) 第一のパッドが入力端子であることを特徴とする特許請求の範囲第1項に記載の集積回路装置。

(3) パッド間の電気的接続を、ホールヘッドワイヤリングの金ボールで行うことを特徴とする集積回路装置。

3. 発明の詳細な説明

本発明は集積回路装置に係し、汎用性が高く、かつたとえパッケージのピン数を減少することの可能な集積回路装置を提供するものである。

半導体集積回路装置には数多くの端子があり大別すると、電源・入力・出力に分けられる。集積回路の設計時には応用範囲を広くする為に、汎用性のある設計をするので、可能な限り多くの制御用入力信号と、可能な限り種々の出力信号を入力できるようにする。一方試作検討の結果、最も適正な使用条件が決定されると、出力の中で幾つかが不要となったり、制御用入力端子の入力条件が集積回路に供給されている電源(例えばV_{SS}・V_{CC}・V_{DD}・V_{GG}等)の中の1個に固定される場合がある。

その場合に、不要の出力端子は外部リードとの間にワイヤボンディングを施さなければいけませんが、入力端子は不要であっても通常いずれかの電位に固定しておかなければならない。そこで従来では必要な端子と同じように対応する外部リードとワイヤボンディングを施した上で、パッケージの外部の配線でその外部リードを接地するなどして浮遊入力にならないようにしていた。従って自ずとパッケージの端子数が余分に多くなり、それに応じて

ソケットも端子数の多いものを用いることになるので面積・容積が大きくなる。更にそのソケットをプリント板に装着するにあたり、先程述べたように不要な入力についても接地するなどの余分の配線が必要となっていた。

今仮に1種類のLSIを数種類の製品に導入するにあたり、各製品について必要とする入力状態が異なる場合に、従来では以下に述べる二通りの方法を採用していた。一つは先程述べたように全入力端子にそれぞれ外部リードとの間でワイヤボンディングを施し、これら外部リードを直接或いはソケットを介してプリント板に装着し、プリント板上の配線によって必要に応じた数種類の入力状態を決定付ける。

他の方法は、集積回路素子作製用パターン(たとえばフォトマスク)として製品の必要に応じて修正を施したものを数種類用意することである。これによってマスクパターンの面から必要な入力状態を決定できるので、入力端子にワイヤボンディングは不要となり、パッケージの端子数を小さく

でき、プリント板上での余分な配線も省くことができる。而し、この方法はマスク製作費がかなり割高となる点と、集積回路作製時のマスク管理等が複雑になる等極めて不利な点がある。また、この方法ではあらかじめ或る種類の製品に導入する為のマスクで製作されたLSIについてはもはや他の種類の製品に導入することができないなど融通性が悪く、LSIの汎用性が劣ることになる。

本発明は汎用性をもたせて設計した集積回路を幾つかの入力状態に限定して使用する際、マスク変更することなく且つプリント板上で余分な配線を施すことなく入力状態を決定し、パッケージの入力端子数を極力減らすことのできる集積回路装置を提供するもので、各種製品への集積回路装置の実装に大きく寄与するものである。

以下本発明について詳細を述べる。

本発明の一実施例にかかる集積回路装置の入力パッド付近を第1図に示す。通常、シリコン等の半導体基板には絶縁層(図示せず)を介して電源・入出力等の端子ともいべきパッドが設けられ

ている。1は入力パッド、それに近接して両側に2個のパッド2、3が設けられていて、集積回路マスクパターンによりパッド2、3に異なる電位、例えばパッド2に接地電位 V_{SS} 、パッド3に電源電位 V_{DD} から印加されている。すなわち、たとえば2は集積回路内の V_{SS} ラインと接続され、3は同 V_{DD} ラインと接続されている。この状態でたとえばワイヤボンディングの際に、図中の破線Aの位置にノールヘッドの金ボールを接着するとパッド2の電位 V_{SS} が入力パッド1に印加でき、図中の破線Cの位置に金ボールを接着するとパッド3の電位 V_{DD} が入力パッド1に印加できる。そして、入力パッド1に外部から入力信号を印加するときは破線Bの位置に通常のワイヤボンディングを外部リード(図示せず)間に施す。すなわち、パッドの中央(図中Bの位置)にまず半球状に金細線を溶接(first bond)し次に連続した金細線をパッケージの電極部(外部リード)までのばして同様に半球状に金細線を溶接(second bond)する。破線A又はCの位置を用いる本発

明の場合には、first bondの金ボールが溶接されればよく、金細線やsecond bondは不要である。

従って本発明によればこの入力端子(パッド1)を電位的にロウレベルに固定して使用する時はワイヤボンディングの際に図中Aの位置に金ボール1個を溶接するだけでよく、パッケージへワイヤボンディングする必要はなく、このときはパッケージの外部端子を必要としない。したがって、プリント板上での外部配線が不要なことは勿論である。一方この入力端子(パッド1)をハイレベルに固定して使用する時は、図中Cの位置に金ボール1個を溶接すればよい。また、入力端子(パッド1)を外部から制御して使用する時は通常と同様図中Bの位置とパッケージの外部リード間にワイヤボンディングを施し、外部配線で自由に制御することができ。

このように、入力用パッドに近接して、それぞれ異なる電位を有する2個のパッドを配すること、で、入力用パッドと、近接する2個のパッドの中

の1個をワイヤボンディング1接点だけで接続することにより、容易にかつ工程を何ら変更することなく入力用パッドに所定の電位を付与することができる。なお、本発明において、両パッドの接続はAl等の超音波ボンディングでもよいし、両パッド間をビーム溶接してもよい。さらに本発明の実施にあたってはパッド1よりやや小さなパッド2, 3をパッド1の両側に配するのが便利である。パッド位置が相互に近すぎると不所望の短絡の危険があり、通すぎるとボンディング強度が劣化するので、接続される両パッド間の距離は2-40 μ m程度が適当である。

次に、本発明を用いた半導体集積回路パッケージを第2, 3図にて詳細に説明する。第2, 3図において第1図と同一のものには同一番号を付しており、第2, 3図は半導体集積回路パッケージの内部構造を示し、パッケージ本体4の半導体集積回路チップ5上には絶縁層(SiO₂)を介して前述の入力パッド1, V_{SS}パッド2, V_{DD}パッド3、さらに他のパッド6, 7が形成されている。それ

てV_{SS}パッド2はチップ5の周辺のスクライブライン上の配線8に接続されており、ここからV_{SS}電位が供給されている。10はパッケージ4内のセラミック基板でこの上に、上記パッド1, 6, 7に対応した外部リード11, 16, 17が形成されている。なお、パッド2はスクライブライン以外の集積回路チップ5内の適当なラインに接続されている。また、パッド2はスクライブライン以外の集積回路チップ5内の適当なラインに接続されている。

第2図は入力パッド1に外部リードから入力を印加する場合を示し、パッド1は入力用外部リード11と金属細線21にてワイヤボンディングされており、パッド2, 3にはワイヤボンディングは施されない。26, 27はパッド6と外部リード16, パッド7と外部リード17をそれぞれワイヤボンディングにより接続する金属細線である。

第3図は第2図と同一のチップ5を用い、入力パッド1をV_{SS}パッド2に金ボール31で接続した状態を示す。この場合は外部リード11は不要となる。すなわち、第2図の場合たとえばパッケージのピン数が24本であったものが、第3図で

は同ピン数をたとえば16本とすることができる。このように、同一チップを用いて、単にワイヤボンディングの位置を変更するだけという極めて容易な手段で入力パッド1への印加電圧を変更することができる。なお、第3図の状態でも破線のように外部リード11を残しておいてもよい。

また、以上の実施例は半導体集積回路パッケージを述べたが、本発明は厚膜集積回路についても適用することができる。

以上のように、本発明によればパッケージの端子数を極めて容易に変更することができ、集積回路の各種製品への実装に格別の効果を奏するものである。

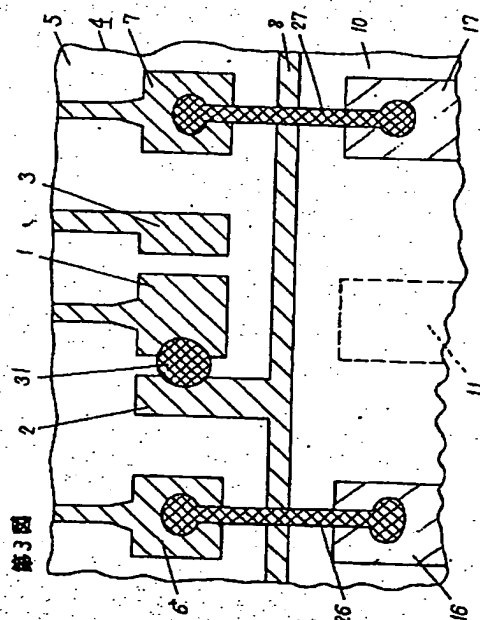
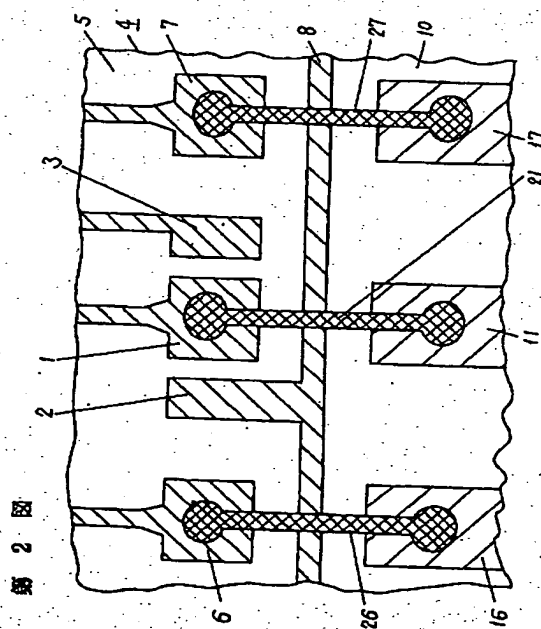
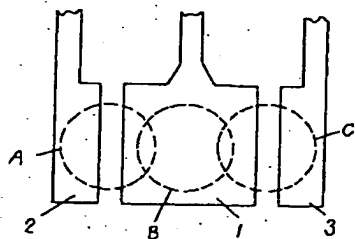
4. 図面の簡単な説明

第1図は本発明の一実施例にかかる集積回路の入力端子パッド付近の概略平面図、第2図は本発明を適用した集積回路パッケージの要部平面概略図、第3図は同パッケージの他の実施例の平面概略図である。

1 ……入力パッド、2 ……V_{SS}パッド、

3 ……V_{DD}パッド、21 ……金属細線、31 ……金ボール、A, B, C ……金ボール溶接位置。

代理人の氏名 弁理士 中 尾 敏 男 ほか1名



昭 56 9.21 発行

手続補正書

昭和56年6月26日

特許庁長官殿

適

特許法第17条の2の規定による補正の掲載
昭和53年特許願第11264号(特開昭
54-104286号 昭和54年8月16日
発行公開特許公報54-104286号掲載)につ
いては特許法第17条の2の規定による補正があっ
たので下記のとおり掲載する。

1 事件の表示

昭和53年特許願第11264号

2 発明の名称

集積回路装置

3 補正をする者

事件との関係 特許出願人
住 所 大阪府門真市大字門真1006番地
名 称 (582) 松下電器産業株式会社
代 表 者 山 下 俊 彦

4 代理人

〒571
住 所 大阪府門真市大字門真1006番地
松下電器産業株式会社内
氏 名 (5971) 弁理士 中 尾 敏 男
(ほか1名)

(連絡先 電話(東京)437-1121 特許分室)

5 補正の対象

明細書の特許請求の範囲の欄

6 補正の内容

別紙の通り

Int. Cl.	識別 記号	庁内整理番号
H01L 21/60		6819 SF
21/88		6981 SF
23/50		7357 SF

特許請求の範囲

- (1) 集積回路上の第一のパッドに近接して第二、
又は第二、第三のパッドを設け、前記第二、第
三のパッドに異なる二つの電気信号を上記集積
回路内より付与し、上記第一と第二のパッド或
いは第一と第三のパッドを電気的に接続し、上
記第一のパッドに少なくとも上記第二又は第三の
パッドの電気信号を印加することを特徴とする
集積回路装置。
- (2) 第一のパッドが入力端子であることを特徴と
する特許請求の範囲第1項に記載の集積回路装
置。
- (3) パッド間の電気的接続を、ホールヘッドワイ
ヤリングの金ボールで行うことを特徴とする特
許請求の範囲第1項に記載の集積回路装置。
- (4) 第二、第三のパッドが電源もしくは出力端子
であることを特徴とする特許請求の範囲第1項
に記載の集積回路装置。

